

1. Trajanje ispita 180 minuta.
2. Ispit se radi u vežbanci.
3. Na naslovnoj strani **obavezno** zaokružiti redne brojeve zadataka koji su rađeni.

1. KOLOKVIJUM

1. [5] Objasniti ulogu i **načine** generisanja RESET signala u namenskom računarskom sistemu. Da li je RESET signal potreban i u baterijski napajanom uređaju? Objasniti. Koja je uloga PM (Power Management) integrisanog kola u savremenim računarima?

2. [5] Objasniti razloge uvođenja više izvora taktnih signala u namenskom računarskom sistemu. Navesti i koje su to najčešće realizacije izvora taktnih signala. Ako je potreban taktni signal 2GHz za ispravan rad uređaja kako bi realizovali takav taktni signal?

3. [10] Definirati projekat kontrole inteligentnog LCD displeja. SoC ima dva 8-bitna kvazibidirekciona porta. Pinovi inteligentnog LCD displeja i vremenski dijagrami rada su (RS je signal koji selektuje upis u kontrolni registar ili podatak za prikaz na displeju, E je signal dozvole upisa ili čitanja u displej):

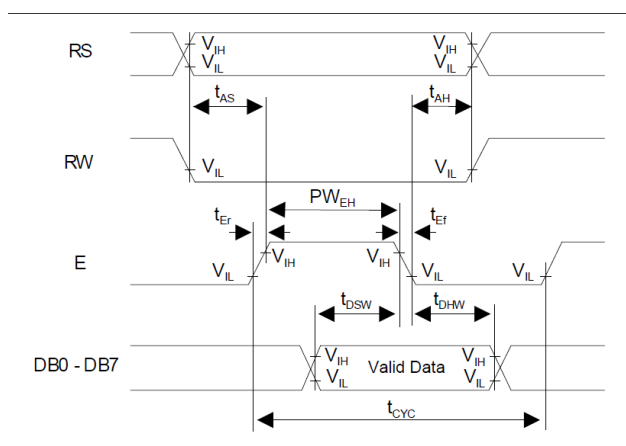


Fig.1 Write Operation Timing

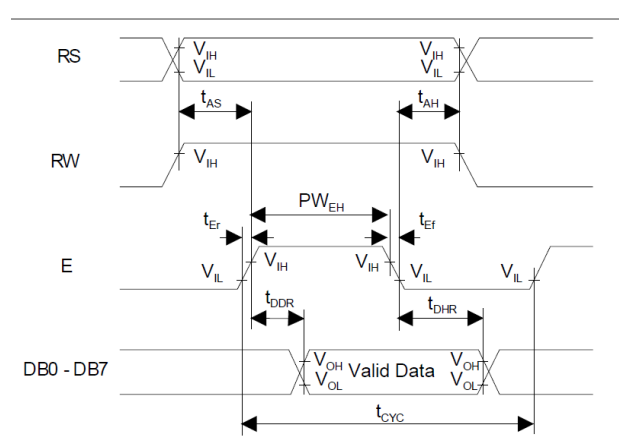


Fig.2 Read Operation Timing

4. [10] Nacrtati projekat kontrole tastature sa 64 tastera. Na raspolaganju je SoC koji ima tri 8-bitna bidirekciona porta. Biti jednog porta mogu da se konfigurise kao prekidni ulazi sa aktivnim nivoom. Opisati programske poslove SoCa ako je potrebno štedeti energiju i pouzdano identifikovati najviše dva pritisnuta tastera.

2. KOLOKVIJUM

5. Za osnovu sistema automatizacije procesa proizvodnje predviđen je jedan centralni industrijski računar, master, realizovan na bazi standardnog SoCa. U procesu proizvodnje su identifikovana različita radna mesta koja se mogu podeliti u više kategorija, ali je ustanovljeno da je za njih potrebno hardverski **ČETIRI** različite grupa uređaja. Shodno tome, radna mesta su podeljena u četiri grupe sa **maksimalno 10 uređaja po grupi**. Sa računarom komuniciraju preko zajedničke standardne **POLUDUPLEKS** asinhronne serijske magistrale.

SoC koji je na raspolaganju za realizaciju delova sistema je bez spoljne magistrale, sa četiri 8-bitna paralelna bidirekciona portova. Unutar SoCa se nalazi programabilni UART koji može da se programira da radi sa 7, 8 ili 9bitnim porukama, i van SoCa izlazi preko namenskih pinova Tx i Rx. Paralelni portovi mogu da se konfigurišu da rade kao ulazni prekidni zahtevi aktivni sa ivicom ili nivoom.

Svaka grupa uređaja je korišćenjem paralelnih portova ulančana. I svaka grupa uređaja pored linija za serijsku komunikaciju ima još jednu dodatnu liniju koja ide ka centralnom računaru, preko koga uređaji prekidom obaveštavaju centralni računar o incidentnim situacijama.

U prvoj grupi uređaja u svakom OU se nalaze dva koračna motora sa kojim se kontroliše pozicija pera koordinatnog plotera sa maksimalnom pozicijom 1023 koraka.

U preostalim grupama uređaja u svakom OU se nalazi **64 8bitnih internih memorijskih lokacija** koje je moguće čitati i u njih upisati neke podatke.

a) [5] Nacrtati dodatan hardver koji obezbeđuje ulančavanje i izlazak na zajedničku liniju za prekid. Kako se konfigurišu portovi mastera, na koje dolaze te zajedničke linije. Kako obezbediti mogućnost da programi za SoC unutar iste grupe uređaja budu identični? Očigledno je da treba iskoristiti ideju pseudovektorskih prekida, gde svaki OU (koji ima aktivan prekidni zahtev i najvećeg je prioriteta) odgovara svojim kodom. Ako se taj kod "hardkoduje" unutar programa onda svaki OU ima svoj program. Cilj je da imaju isti program.

b) [10] Nacrtati principsku šemu hardvera OU iz prve grupe. Opisati programske poslove mikrokontrolera.

c) [15] Definisati formate i protokole rada na serijskoj magistrali, tako da se obezbedi što pouzdaniji upis i čitanje u svim uređajima. Takođe definisati protokol i formate podataka ako svaka grupa uređaja može o incidentnim situacijama da preko prekidnog zahteva informiše računar. Potrebno je pouzdano identifikovati uređaj(e) koji je poslao prekidni zahtev. Opisati programske zahteve za rad sa tim prekidima unutar uređaja, kao i unutar centralnog računara.

Primer kako treba definisati formate podataka

Adresna poruka

D7	D6	D5	D4	D3	D2	D1	D0
					A2	A1	A0

A2, A1 A0 ... adresa grupe uređaja
itd...

Poruka sa podacima

D7	D6	D5	D4	D3	D2	D1	D0

ACK Poruka

D7	D6	D5	D4	D3	D2	D1	D0

itd...

Primer kako treba definisati protokol razmene podataka

Ciklus upisa podataka

1. Master šalje adresnu poruku sa adresom odgovarajućeg OU
2. Master aktivira timeout logiku i čeka ACK poruku od adresiranog OU
3. Ako poruka stigne u odgovarajućem vremenskom intervalu
4. Ako poruka ne stigne u odgovarajućem vremenskom intervalu

itd...